

パルテノン研究会ツールコンテスト

NTT 光ネットワークシステム研究所
稲森 稔, 小西 隆介, 中田 広
{ina, ryusuke, nakada}@exa.onlab.ntt.co.jp

1 課題

本規定課題では、図 1 に示される基本セルの二次元アレイ構造 (Sea-of-LUTs (Look-Up Table)) に、組合せ回路を配置配線するツールを実現する。

2 Sea-of-LUTs の構造

基本セルは、図 2 に示される構造を持ち、

- 前後左右に隣接する基本セルとそれぞれ入力 1bit, 出力 1bit の結線を持つ。
 - 配線要素は、隣接間のみ用意される。
 - 隣接しない二つの基本セルを結線するときは、LUT を配線要素として用いる。
- 内部に 4 つの 4 入力 1 出力の LUT を持つ。
- 基本セルは、フリップフロップまたはラッチを持たない。

の特徴を有する。

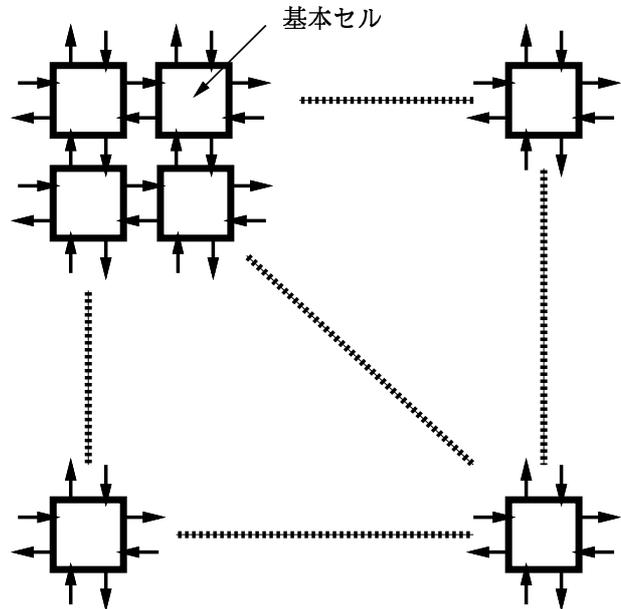


図 1: 基本セルの二次元アレイ構造

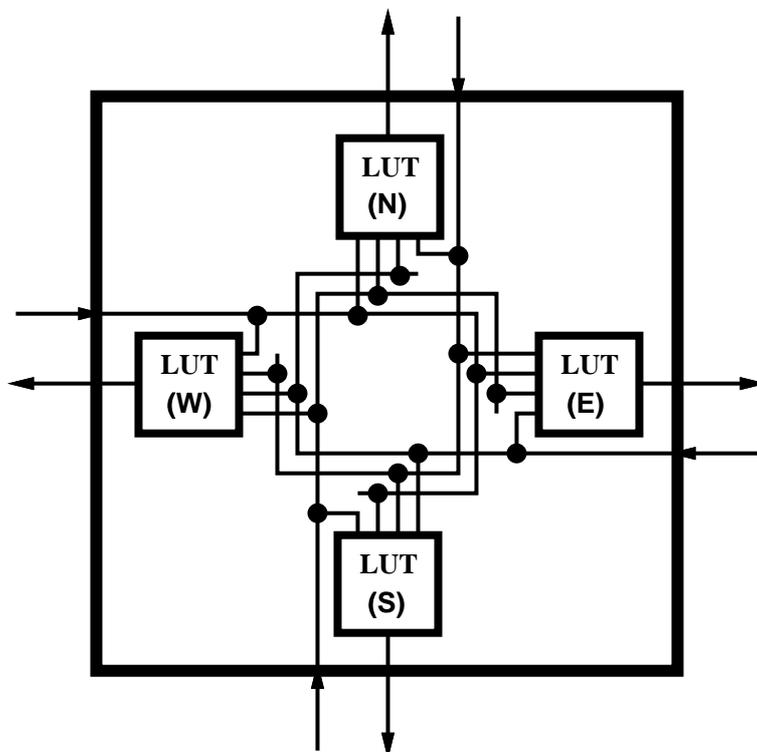


図 2: 基本セルの内部構造

3 入出力の形式

3.1 入力形式

パルテノンに附属している

\$PARTHENON/cell.lib.dir/DEMO/demo/

に用意されている pcd ファイルのうち、4 入力までの組合せセルを参照している nld 記述 (モジュール名.4th の階層に生成される nld 記述) を入力とする。また、本 nld 記述は、階層構造をとらないこととする。nld 記述例を、パルテノンホームページ

<http://www.kecl.ntt.co.jp/parthenon/html/others.htm> に置く。

3.2 出力形式

3.2.1 LUT コードファイル形式について

ファイルの拡張子を '.cir' とし、表 1 に示される形式のデータが列挙されたテキストファイルとする。各パラメータは、1 つ以上の空白もしくはタブコードで区切られており、各行は改行コードで区切られているものとする。行頭、行末に余分な空白が含まれていても良い。空行があってもよい。空行は単に無視される。

x および y は、基本セルの位置 (二次元座標) を表す非負整数である。座標系は、基本セルアレイの左上端を原点とし、右方向に x 軸、下方向に y 軸をとる。

E, S, W, N はそれぞれ、東向き、南向き、西向き、北向きに出力をもつ LUT のコードを表す 16 進数である。コードには符号や 16 進数であることを表す特別なヘッダ、フッタはつかない。10 ~ 15 までの数はそれぞれ a ~ f のアルファベットで表記する。これらのアルファベットは大文字でもよい。必ずしも 4 桁である必要はなく、通常の 10 進表記の場合と同様に左端が 0 となるときは省略可能とする。

図 3 と表 3 に、LUT のコード定義を示す。一つの LUT コードは、16bit メモリを用いて表現される。そのアドレスは、4bit で表現され、MSB から、back, left, front, right を意味する。アドレスにて示されるメモリに、そのときの LUT の出力値 (0/1) を格納すると、LUT のコードが得られる。ここで、back, left, front, right は、LUT の出力方向に対して相対的な向き¹とする。

図 4(1),(2) に、LUT を配線として使用する場合の LUT コード例、LUT を論理関数として使用する場合の LUT コード例をそれぞれ示す。

3.2.2 外部入出力ピンの扱い

図 5 のように、使用される基本セルを覆う矩形の外周に I/O パッドを置き、I/O パッドから基本セルまで結線することとする。一つの I/O パッドには、外部出力ピンまたは外部入力ピンのどちらか一つのみ置く。

I/O パッドのファイル形式では、I/O パッドのファイルの拡張子は、'.iop' とし、表 2 の形式のデータが列挙されたテキストファイルとする。各パラメータは、一つ以上の空白もしくはタブコードで区切られており、各行は改行コードで区切られているものとする。行頭、行末に余分な空白が含まれていても良い。空行があってもよい。空行は単に無視される。

x および y は、I/O パッドの位置 (二次元座標) を表す非負整数である。座標系は、基本セルアレイの場合と同じである。

表 1: LUT コード出力形式

x	y	E	S	W	N
---	---	---	---	---	---

表 2: I/O パッド記述形式

x	y	d	ピン名
---	---	---	-----

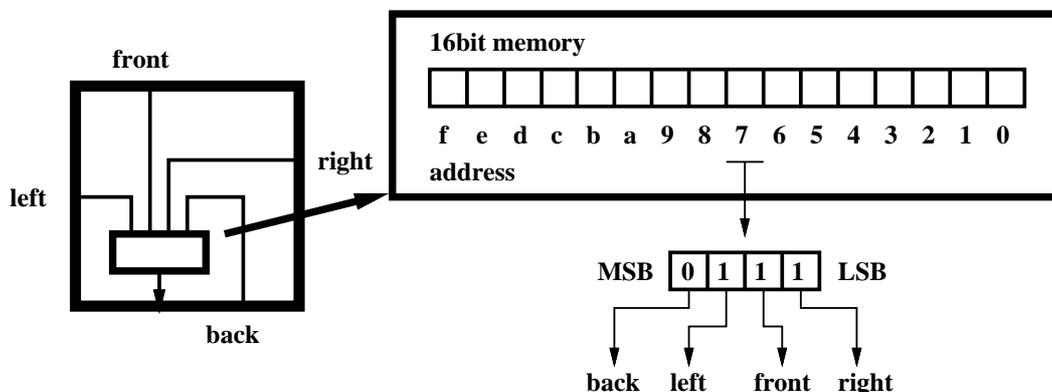


図 3: LUT のコード定義

¹たとえば、基本セルを回転させても、個々の LUT のコードは変わらない。

表 3: アドレスの意味

アドレス	back	left	front	right
f	1	1	1	1
e	1	1	1	0
d	1	1	0	1
c	1	1	0	0
b	1	0	1	1
a	1	0	1	0
9	1	0	0	1
8	1	0	0	0
7	0	1	1	1
6	0	1	1	0
5	0	1	0	1
4	0	1	0	0
3	0	0	1	1
2	0	0	1	0
1	0	0	0	1
0	0	0	0	0

表 4: LUT コード記述例 (sample.cir)

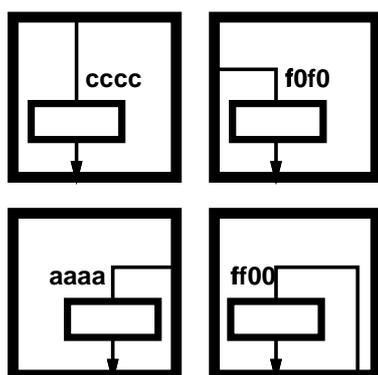
1	1	0000	f0f0	0000	cccc
1	2	0000	5f5f	0000	ee4c
1	3	0000	c8c8	0000	aaaa

表 5: IO パッド記述例 (sample.iop)

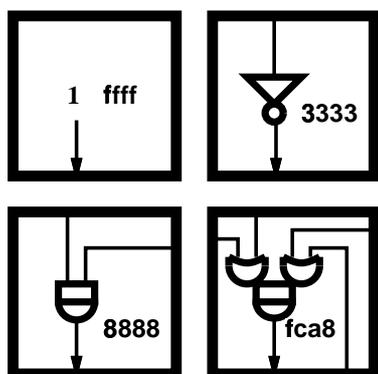
1	0	5	o[0]
1	4	7	o[1]
0	1	0	i[0]
0	3	0	i[1]
0	2	0	i[2]
2	2	2	i[3]
2	3	2	i[4]

d は、0 から 3 までが、それぞれ入力ピンでの東向き、南向き、西向き、北向きを表す。4 から 7 までが、それぞれ出力ピンでの東向き、南向き、西向き、北向きを表す。

ピン名は、nld 記述での外部端子名 (def-pin 文の第 2 パラメータ) を表す。ただし、def-pin 文にて宣言される外部端子のうち、VSS, VDD, m_clock, s_clock, b_clock, p_reset は配置配線しない。



(1) 配線の LUT コード例



(2) 論理関数の LUT コード例

図 4: LUT コード例

3.2.3 出力記述例

$$o[0] = i[1]\overline{i[2]} + i[1]\overline{i[3]} + i[0]i[2]$$

$$o[1] = i[1]\overline{i[2]} + i[1]i[3] + \overline{i[2]}i[4] + \overline{i[3]}i[4]$$

を、配置配線した一例を図 6 に示す。このときの LUT コード記述と I/O パッド記述を、それぞれ表 4 と表 5 に示す。

4 開発環境

PC (Windows95, Windows98, Linux (redhat)², Free-BSD) または SUN WS (Solaris, SUN OS 4.1.4) とする。言語は、C, C++, Java とする。C または C++ のコンパイラは、gcc, g++ または Microsoft の VC++ とする。

上記環境が使用できない場合は、NTT 光ネットワークシステム研究所 稲森まで相談すること。

5 課題の評価方法

配置配線結果の面積と処理時間 (参考程度) を評価基準とする。ここで、面積は、実際に論理または配線要素として使用された基本セルの個数および I/O パッドの個数とする。図 6 での面積は 10 となる。

²Linux の場合は、カーネルのバージョン、LibC のバージョン、gcc のバージョンを提出時に明記すること。

6 提出物

- 配置配線ツールのソース、実行形および Makefile

- 3.5inch の FD(1.4MB) に格納する。
- SUN では、tar コマンドを用いること。

- 使用説明書

- fd の書き込み形式

- 開発環境
- インストールのしかた
- 配置配線ツール実行の手順

- 処理手順 (フローチャート等) とアルゴリズムの説明

- 特に工夫したところ

提出物は、返却しない。なお、プログラムの著作権は、応募者に帰属する。

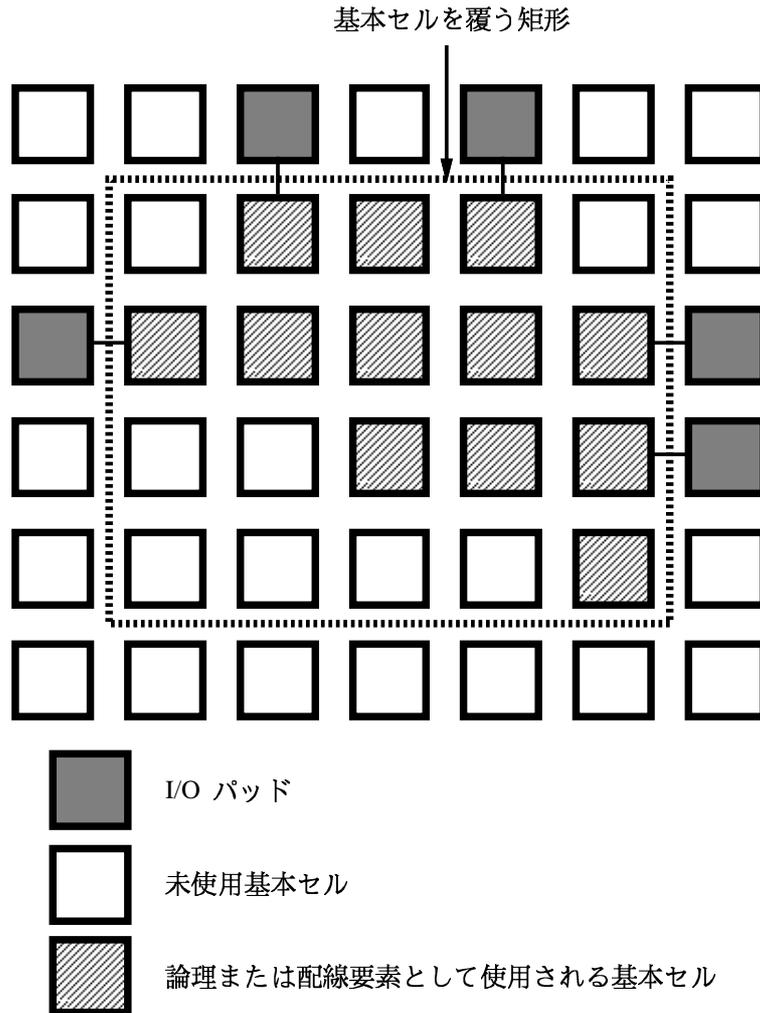


図 5: I/O パッドの配置

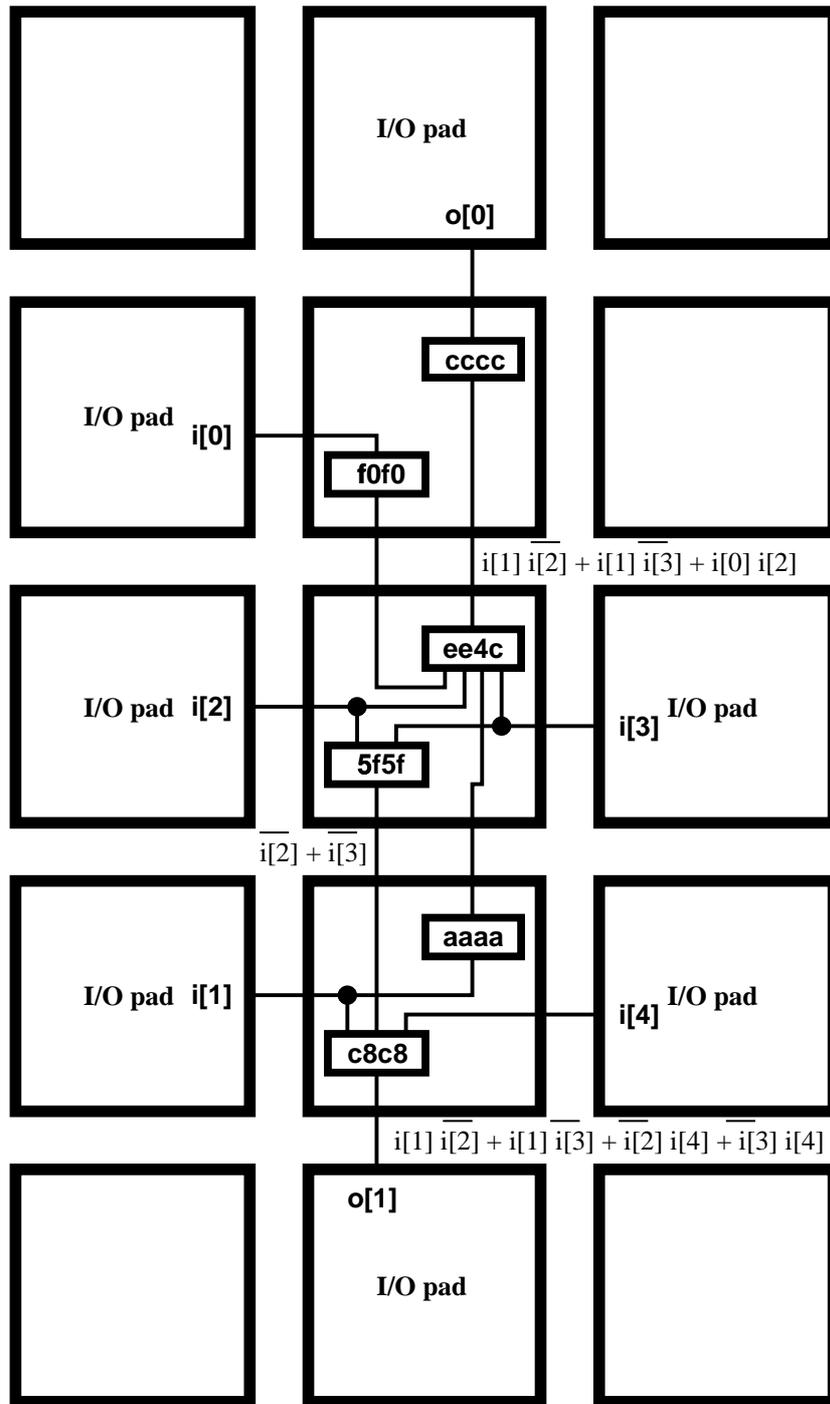


図 6: 配置配線例